

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-083227

(43)Date of publication of application : 17.03.1992

(51)Int.Cl.

G02F 1/1339

G02F 1/1345

G09F 9/00

(21)Application number : 02-200506

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 26.07.1990

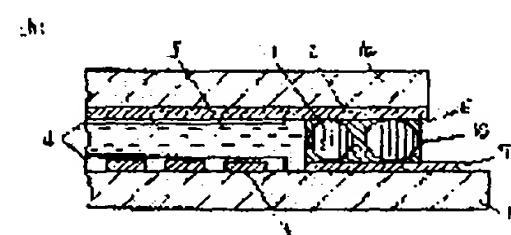
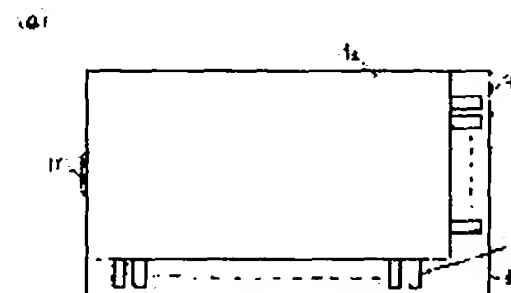
(72)Inventor : SHINSEIJI SATORU
HAYASHI YOSHITAKE
MATSUKAWA HIDEKI
NONAKA KAZUYUKI

(54) LIQUID CRYSTAL DISPLAY ELEMENT AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To obtain the liquid crystal element of high quality which is a one-surface substrate lead-out type by using a seal material, formed by mixing conductive particles which have elasticity equal to or larger than the elasticity of spacers, with resin.

CONSTITUTION: A liquid crystal layer 5 whose periphery is surrounded with the seal material 6 containing the mixed spacers 7 is sandwiched in the gap between a signal electrode substrate 1b which has plural signal electrodes 3 and a scanning electrode substrate 1a which has plural scanning electrodes 2 and a lead-out electrode 9 which is formed overlapping with the seal material 6 is provided to the signal electrode substrate 1b or scanning electrode substrate 1a; and the electrodes on the substrate facing the substrate equipped with the lead-out electrode 9 are constituted overlapping with the seal material 6 and the conductive particles are mixed with the seal material. Further, the spacers and conductive particles which differ in elasticity and particle size are mixed with the seal material. For example, a material formed by mixing spacers 7 for electrode gap holding, gas fiber, and the conductive particles with thermosetting epoxy resin is used as the seal material 6 for, for example, 1a. Consequently, the liquid crystal display element which is the one-surface substrate lead-out type is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-83227

⑬ Int. Cl.⁵ 識別記号 庁内整理番号 ⑭ 公開 平成4年(1992)3月17日
 G 02 F 1/1339 5 0 0 7724-2K
 1/1345 9018-2K
 G 09 F 9/00 3 3 8 6447-5G
 審査請求 未請求 請求項の数 3 (全6頁)

⑮ 発明の名称 液晶表示素子およびその製造方法

⑯ 特 願 平2-200506

⑰ 出 願 平2(1990)7月26日

⑱ 発 明 者 秦 泉 寺 哲 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑱ 発 明 者 林 祥 剛 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑱ 発 明 者 松 川 秀 樹 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑱ 発 明 者 野 中 和 志 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑲ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ⑳ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1、発明の名称

液晶表示素子およびその製造方法

2、特許請求の範囲

(1) 対向する複数の信号電極を有する信号電極基板と複数の走査電極を有する走査電極基板との間隙に、周辺をスペーサを混入したシール材で囲まれた液晶層を挟持し、信号電極基板または走査電極基板にシール材と重なるように形成された引出し電極を有し、前記引出し電極を備えた基板に対向する基板上の電極は前記シール材と重なるように構成され、かつシール材に導電性粒子を混入することにより前記引出し電極と相対向する基板上の電極とを電気的に接続して構成される液晶表示素子において、スペーサの弾性率と同じかまたは大きい弾性率をもつ導電性粒子を樹脂中に混入したシール材を用いる液晶表示素子。

(2) スペーサの直径よりも大きい直径の導電性粒子で、その直径差が0.8 μ m以下であるスペー

サと導電性粒子を混入したシール材を用いる請求項(1)記載の液晶表示素子。

(3) 対向する複数の信号電極を有する信号電極基板と複数の走査電極を有する走査電極基板との間隙に、周辺をスペーサを混入したシール材で囲まれた液晶層を挟持し、信号電極基板または走査電極基板にシール材と重なるように形成された引出し電極を有し、前記引出し電極を備えた基板に相対向する基板上の電極は前記シール材と重なるように構成され、かつシール材に導電性粒子を混入することにより前記引出し電極と相対向する基板上の電極とを電気的に接続した液晶表示素子において、スペーサと導電性粒子を樹脂中に混入して形成したシール材を印刷した基板と対向する基板とを貼合わせた導電性粒子とスペーサの大きさが等しくなるまで加圧した後、シール材を硬化する請求項1、2のいずれかに記載の液晶表示素子の製造方法。

3、発明の詳細な説明

産業上の利用分野

本発明は、単純マトリックス方式液晶表示素子に関し、とくに一方の基板上の電極と対向する基板上の電極をスペーサを用いて電氣的に接続する液晶表示素子およびその製造方法に関する。

従来の技術

近年ワードプロセッサやコンピュータを中心とする情報機器の小型、高性能化に伴い、それに用いる表示素子の特性向上と薄型、軽量化も強く望まれており、フラットディスプレイが主流になりつつある。

フラットディスプレイには、プラズマ素子、EL素子、液晶表示素子を使ったものなどがあるが、中でも液晶表示素子は薄型、軽量、低消費電力、カラー化の面で優れており、広く応用されつつある。

以下に従来の液晶表示素子について説明する。第4図(a)および(b)は、従来の液晶表示素子を構成する電極基板の平面図、第5図(a)は従来の液晶表示素子の平面図、第5図(b)は要部拡大断面図である。信号電極3と走査電極2が直交するようにそ

本発明はこのような課題を解決するもので、信号電極と走査電極との接続をどちらか一方の基板のみで行う、高品位な片面基板取り出しタイプの液晶表示素子を提供することを目的とするものである。

課題を解決するための手段

対向する複数の信号電極を有する信号電極基板と複数の走査電極を有する走査電極基板との間隙に、周辺をスペーサを混入したシール材で囲まれた液晶層を挟持し、信号電極基板または走査電極基板にシール材と重なるように形成された引出し電極を有し、前記引出し電極を備えた基板に対向する基板上の電極は前記シール材と重なるように構成され、かつシール材に導電性粒子を混入することにより前記引出し電極と相対向する基板上の電極との電氣的な接続を取るようにしたものである。

作用

この構成によれば、取り出し電極を液晶表示素子を構成する信号電極、走査電極基板のいずれか

それぞれ信号電極基板1b、走査電極基板1a上に別々に設けられ、基板間にはシール材6、スペーサ7、配向膜4、液晶層5が挟持されており、液晶を注入口10から注入後封口樹脂11で封口されている。このように従来の液晶表示素子では各端子電極は両基板のそれぞれの面から取り出されている。

発明が解決しようとする課題

このような従来の構成では、端子電極からのリードの取り出しが両方の基板上となるうえ、対向する面に取り出し電極が形成されるので、外部電気回路との接続時に液晶パネルを裏返す工程が必要である。

また、COG実装方式においては基板の周辺部に搭載した駆動LSIへの入力信号や電源の供給のために引出し電極上に無電解めっきなどによる金属導体配線を必要とするが、従来の構成ではこれが信号電極基板、走査電極基板両方の引出し電極部に必要となるため、生産性、製造コストの面で問題が多い。

一方で引き出すことができ、片面基板取り出しタイプの液晶表示素子が可能となる。また、シール材に弾力性と粒径の異なるスペーサと導電性粒子を混入することにより、信頼性の高い両電極の接続と高精度のセルギャップを同時に実現させることができる。

実施例

以下、本発明の実施例を図面を参照しながら説明する。なお、第1図、第2図において第4図、第5図と同一箇所については同一番号を付した。(実施例1)

第1図(a)および(b)に本発明の実施例1～3の液晶表示素子を形成する電極基板の構成を示す。第2図(a)および(b)に本発明の実施例1～3の液晶表示素子の構成を示す。

図に示すように、まず対向する電極基板1a、1bの片方にシール材6として、熱硬化型エポキシ樹脂中に電極間隙保持用スペーサ7として平均線径 $6.5\mu\text{m}$ のガラス繊維(ヤング率: $9\times 10^3\text{ kg/mm}^2$)を1.5wt%、導電性粒子8と

して平均粒径 $7.0\mu m$ のポリスチレン架橋重合体表面にニッケルを無電解めっきにより厚み $0.1\mu m$ にめっきしたもの（ヤング率： $5 \times 10^2 kg/mm^2$ ）を $1.0\text{ wt } \%$ 混入したものをスクリーン印刷法により印刷した。つぎに2枚の電極基板を適当個のスペーサ（ポリスチレン架橋重合体、図示せず）を挟持して貼合わせた後、スペーサ7と導電性粒子8の大きさが等しくなるまで加圧圧縮し、導電性粒子によって上下電極が電気的に接続された後、シール材を硬化する。この工程により走査電極2と信号電極基板1b上に設けられた引出し用走査電極9とが電気的に接続される。この後、シール材で囲まれた電極基板1a、1bの間隙に液晶5を液晶注入口10から注入し、その後液晶注入口10を紫外線硬化型樹脂11で封口し液晶表示素子を作製した。

そして上記のように作製された液晶表示素子を
(1)高温放置 $70^\circ C$ 1000h、(2)低温放置 $-40^\circ C$ 1000h、(3)湿中放置 $60^\circ C/95\%$ 1000h、(4)熱衝撃 $-40 \sim 85^\circ C$

加圧圧縮し、導電性粒子8によって上下電極が電気的に接続された後、シール材を硬化する。この工程により走査電極2と信号電極基板1b上に設けられた引出し用走査電極9とが電気的に接続される。この後、シール材で囲まれた電極基板1a、1bの間隙に液晶5を液晶注入口10より注入し、その後液晶注入口10を紫外線硬化型樹脂11で封口し液晶表示素子を作製した。

そして上記のように作製された液晶表示素子を
(1)高温放置 $70^\circ C$ 1000h、(2)低温放置 $-40^\circ C$ 1000h、(3)湿中放置 $60^\circ C/95\%$ 1000h、(4)熱衝撃 $-40 \sim 85^\circ C$ 1000サイクルの試験を行ったが接続を含む配線抵抗に何らの変化も見られなかった。また、シールの際のセルギャップを測定したところ $4.0 \pm 0.05\mu m$ と非常に均一な液晶セルが作製されていることも確認された。

(実施例3)

第2図(a)および(b)に本発明の実施例3の液晶表示素子の構成を示す。

1000サイクルの試験を行ったが接続を含む配線抵抗に何らの変化も見られなかった。また、シールの際のセルギャップを測定したところ $6.5\mu m \pm 0.05\mu m$ と非常に均一な液晶セルが作製されていることも確認された。

(実施例2)

第2図(a)および(b)に本発明の実施例2の液晶表示素子の構成を示す。図に示すように、対向する電極基板1a、1bの片方にシール材6として、熱硬化型エポキシ樹脂中に電極間隙保持用スペーサ7として平均粒径 $4.0\mu m$ のガラス繊維（ヤング率： $9 \times 10^2 kg/mm^2$ ）を $1.5\text{ wt } \%$ 、導電性粒子8として平均粒径 $4.5\mu m$ のポリスチレン架橋重合体の表面にニッケルを無電解めっきにより厚み $0.1\mu m$ めっきしたもの（ヤング率： $5 \times 10^2 kg/mm^2$ ）を $1.0\text{ wt } \%$ 混入したものをスクリーン印刷法により印刷した。つぎに2枚の電極基板を適当個のスペーサ（ポリスチレン架橋重合体、図示せず）を挟持して貼合わせた後、スペーサ7と導電性粒子8の大きさが等しくなるまで

図に示すように対向する電極基板1a、1bの片方にシール材6として、熱硬化型エポキシ樹脂中に電極間隙保持用スペーサ7として平均粒径 $5.5\mu m$ のガラス粒子（ヤング率： $9 \times 10^2 kg/mm^2$ ）を $1.5\text{ wt } \%$ 、導電性粒子10として平均粒径 $5.7\mu m$ のガラス粒子にニッケルを無電解めっきにより厚み $0.1\mu m$ めっきしたもの（ヤング率： $9 \times 10^2 kg/mm^2$ ）を $0.5\text{ wt } \%$ 混入したものをスクリーン印刷法により印刷した。つぎに2枚の電極基板を適当個のスペーサ（ポリスチレン架橋重合体、図示せず）を挟持して貼合わせた後、スペーサ7と導電性粒子10の大きさが等しくなるまで加圧圧縮し、導電性粒子によって上下電極が電気的に接続された後、シール材6を硬化する。この工程により走査電極2と信号電極基板1b上に設けられた引出し用走査電極9とが電気的に接続される。この後、シール材で囲まれた電極基板1a、1bの間隙に液晶5を液晶注入口10より注入し、その後液晶注入口10を紫外線硬化型樹脂11で封口し液晶表示素子を作製し

た。

そして上記のように作製された液晶表示素子を
(1)高温放置70℃ 1000h、(2)低温放置
-40℃ 1000h、(3)湿中放置60℃/95
% 1000h、(4)熱衝撃-40～85℃ 1000
サイクルの試験を行ったが接続を含む配線抵抗に
何らの変化も見られなかった。また、シールの際
のセルギャップを測定したところ 5.5 ± 0.05
 μm と非常に均一な液晶セルが作製されているこ
とも確認された。

なお、本実施例ではスペーサ7と導電性粒子8
の2種類の材料の粒径差 δ についてのべているが、
スペーサ7と導電性粒子8の粒径差と要求セルギ
ャップの間には第3図に示すような関係がある。
スペーサの直径 d_s を固定し、導電性粒子の直径
 d_p を変えていくと粒径差 δ が $0.8 \mu\text{m}$ を超え
ると、作製されるセルギャップ d が要求するセルギ
ャップ d_s よりも大きくなり、ばらつきも大き
くなる。すなわち、粒径差 δ を大きくしすぎてシ
ールを加圧、硬化すると所望のセルギャップ d_s が

得られなくなり、ばらつきも大きくなる。したが
って電気的接続の高い信頼性と高精度なセルギ
ャップ d_s を両立させるには粒径差 δ を $0.8 \mu\text{m}$ 以
下にする必要がある。導電性粒子のヤング率は加
圧圧縮により変形し、かつ反発力を保持できれば
良く $1 \sim 10 \times 10^2 \text{ kg/mm}^2$ が適当である。

また、本実施例ではシール材として熱硬化型樹
脂を用いているが、紫外線硬化型樹脂を用いても
実現可能である。

また、本実施例ではシール材中のスペーサとセ
ル内のスペーサの関係には触れてないが、セル内
のスペーサよりシール材中のスペーサの径が大き
いか、もしくは同じ径であることが望ましい。

発明の効果

以上の実施例の説明からも明らかなように本発
明によれば、同一基板上で信号電極と走査電極と
を外部回路に接続ができるので製造ラインで液晶
表示素子を返す工程を必要とせず、さらに
COG実装に対応するために端子接続部分に金属
皮膜を形成する際にも、どちらか一方の基板のみ

に金属皮膜を形成すればよくコスト的にも有利で
ある。また、シール材に混入するスペーサと導電
性粒子の弾力性と粒径に差を持たせているため、
高い信頼性の電気的接続と高精度のセルギャップ
の形成が可能となった。

4、図面の簡単な説明

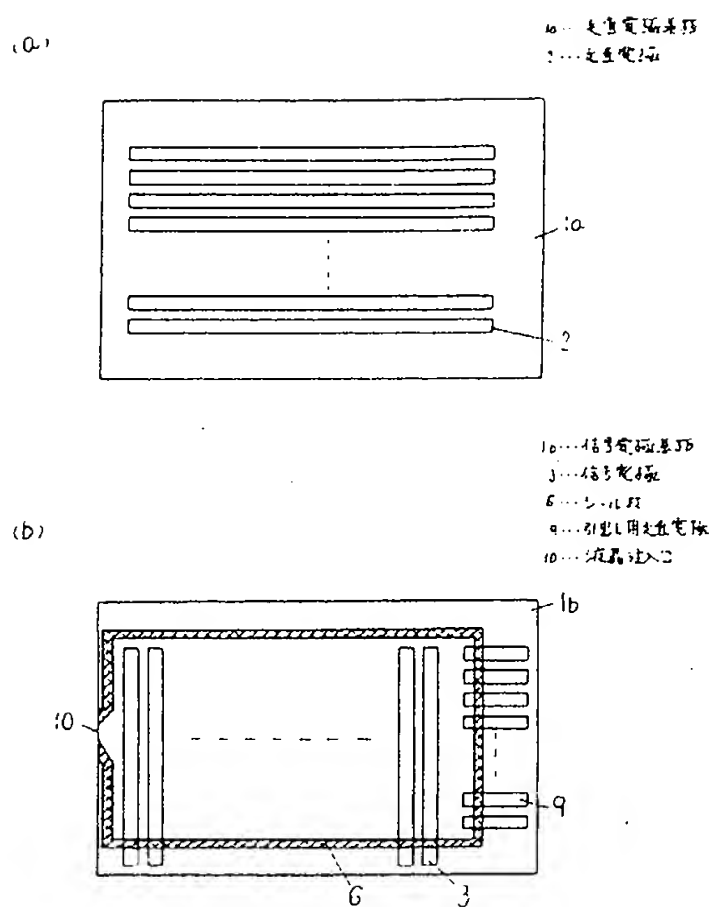
第1図(a)は本発明の実施例1～3の液晶表示素
子の走査電極基板の平面図、第1図(b)は同信号電
極基板の平面図、第2図(a)は同液晶表示素子の平
面図、第2図(b)は同要部拡大断面図、第3図は同
スペーサと導電粒子の粒径差とセルギャップの関
係を示すグラフ、第4図(a)は従来の液晶表示素子
の走査電極基板の平面図、第4図(b)は同信号電極
基板の平面図、第5図(a)は同液晶表示素子の平面
図、第5図(b)は同要部拡大断面図である。

1 a ……走査電極基板、1 b ……信号電極基板、
2 ……走査電極、3 ……信号電極、4 ……配向膜、
5 ……液晶層、6 ……シール材、7 ……スペーサ、
8 ……導電性粒子、9 ……引出し用走査電極、
10 ……液晶注入口、11 ……紫外線硬化型樹脂、

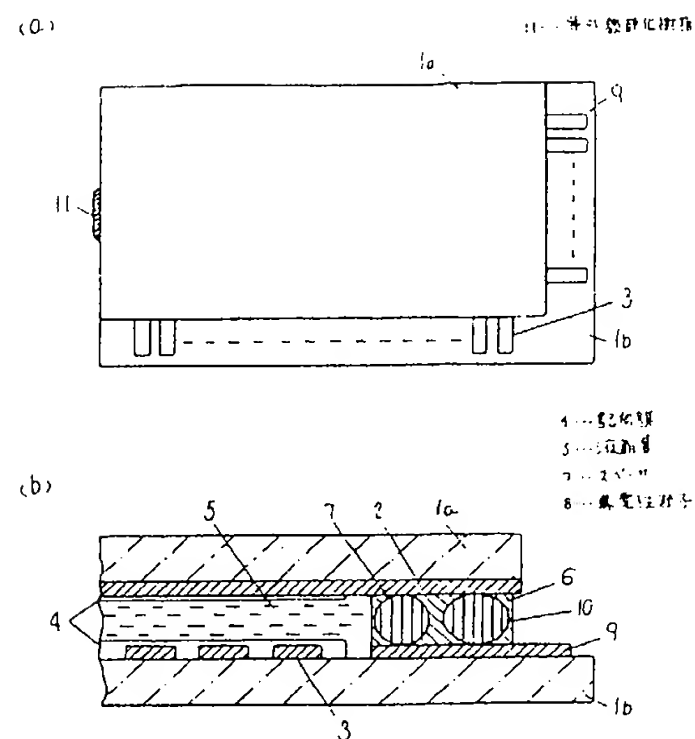
d_s ……スペーサの直径、 d_p ……導電性粒子の
直径。

代理人の氏名 弁理士 栗野重孝 ほか1名

第 1 図

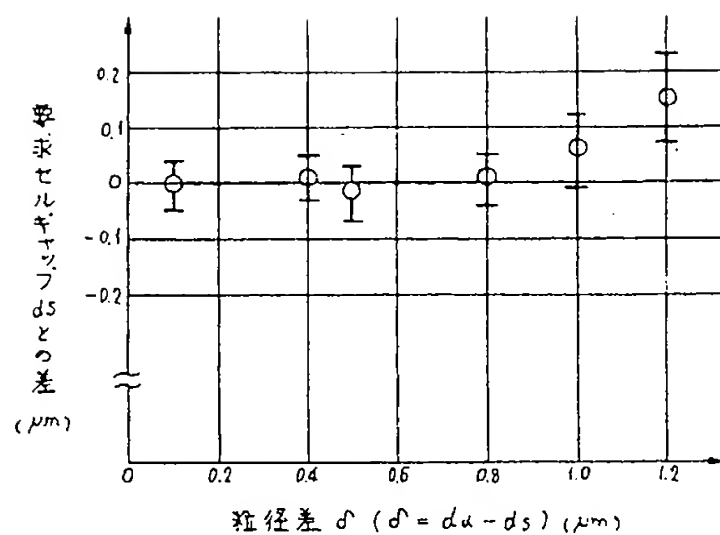


第 2 図

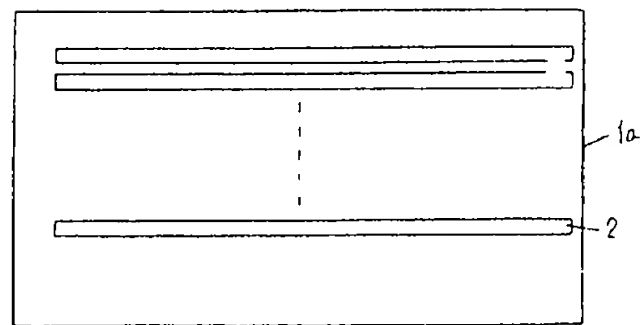


第 4 図

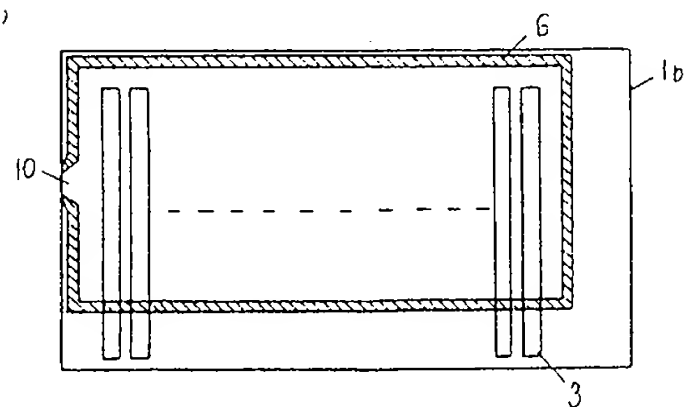
第 3 図



(a)



(b)



第 5 図

